

Plán prednášok z predmetu **SIGNÁLOVÉ PROCESORY** (zimný semester 2016)

- 1. Číslícové spracovanie signálov (ČSS) a VLSI technológia**
trendy a perspektívy
možnosti a výhody použitia VLSI technológie pre ČSS
základný model procesora pre ČSS
klasifikácia DSP obvodov na báze VLSI technológie (ASSP, ASIC, ...)
- 2. Signálové procesory (DSP)**
historický vývoj
základná klasifikácia (pevná, pohyblivá rádová čiarka, dĺžka slova)
modifikácie harvardskej architektúry využívané v komerčných DSP
signálové procesory firmy Analog Devices - rozdelenie
- 3. Signálové procesory Analog Devices ADSP BF53x - Blackfin**
architektúra a vlastnosti (pamäťový model, dátové cesty, prerušovací systém) v rozsahu potrebnom pre prácu na cvičeniach
- 4. Signálový procesor Analog Devices ADSP BF533 - pokračovanie**
- 5. Signálové procesory Analog Devices**
prehľad rodiny procesorov ADSP 218x, 219x, SHARC, Tiger SHARC, Blackfin
- 6. Vývoj aplikácií s využitím VLSI technológie**
obmedzenia štandardných emulátorov, emulácia s využitím prostriedkov na čipe procesora ("On chip" emulácia), spätný telemetrický kanál
problémy testovania VLSI obvodov klasickými prostriedkami
technológia hraničných testov (Boundary Scan Technology)
norma IEEE JTAG 1149.1, perspektívy rozvoja testovacích techník
- 7. A/D prevodníky na báze sigma-delta modulácie**
základný princíp, výhody z hľadiska VLSI technológie
využitie v telekomunikačnej a audio technike
- 8. Trendy vo vývoji signálových procesorov (Analog Devices, Freescale, Texas Instruments, Agere)**
trendy v oblasti architektúr, periférnych obvodov, DMA kanálov, príkonu, taktovacích frekvencií, púzdrenia, obvodov PLL
využitie paralelizmu - VLIW architektúra a jej modifikácie, DSP koprocory, SIMD rozšírenia
- 9. Trendy vo vývoji programových prostriedkov pre signálové procesory**
klasické assemblery, aritmetické assemblery, optimalizované knižničné funkcie
vyššie programovacie jazyky, Numerical C
operačné systémy reálneho času (SPOX), simulátory a vývojové dosky
- 10. Využitie paralelizmu na báze VLSI technológie**
synchronne systolické polia (Systolic Arrays) a asynchronne systolické polia (Wavefront Arrays), systémy na čipe
- 11. Hradlové polia na báze VLSI technológie**
porovnanie s obvodmi ASSP a plne zákazníkymi obvodmi ASIC
základná klasifikácia a architektúry hradlových polí
podpora pre algoritmy DSP, distribuovaná aritmetika, integrované násobičky a DSP bloky
- 12. Vybrané typické aplikácie signálových procesorov**
telekomunikačná technika (využitie DSP v mobilných telefónoch, bázových staniciach, GSM, ...),
softvérové rádio - základný princíp a moderné stavebné bloky na báze DSP,
automobilová telematika

Plán cvičení z predmetu **SIGNÁLOVÉ PROCESORY** (zimný semester 2016)

- 1. Možnosti a výhody použitia číslicového spracovania signálov (ČSS)**
Plán cvičení, podmienky udelenia zápočtu, poskytnutie pomocných materiálov na cvičenia (server w http://www.kemt.fei.tuke.sk/Predmety/KEMT412_SPvT/_web/index.html)
programové prostriedky pre prácu so signálovými procesormi Analog Devices– Visual DSP++,
manuály a aplikačné príručky (www.kemt.fei.tuke.sk/adsp)
základné informácie o číslicových filtroch FIR a IIR
- 2. Číslicové filtre a FFT (úvod a opakovanie)**
štruktúry filtrov vhodné pre implementáciu pomocou systémov ČSS na báze DSP
filtre s konečnou impulzovou odpoveďou (FIR), filtre s nekonečnou impulzovou odpoveďou (IIR) –
bikvady, návrh koeficientov FIR a IIR filtrov v prostredí Matlab
demonštrácia programu Filter Express pre návrh číslicových filtrov
FFT a jej výpočet v prostredí Matlab
- 3. Proces tvorby programov pre signálové procesory (Analog Devices ADSP BF53x)**
základné pojmy (assembler, linker, knihovník, kompilátor, simulátor, emulátor, programátor)
zlomková (fractional) reprezentácia čísel v DSP - štruktúra, výhody, nevýhody
práca v návrhovom prostredí Visual DSP++ pre DSP firmy Analog Devices

Paralelne prednáška

Architektúra a vlastnosti signálového procesora Analog Devices ADSP BF53x - Blackfin

- 4. Tvorba a ladenie programov v prostredí Visual DSP++**
vytvorenie kompletného projektu
kombinácia C a ASM kódov, knižničné funkcie
ladiace možnosti v prostredí VisualDSP++
- 5. Implementácia FIR filtra pomocou ADSP Blackfin**
analýza knižničnej funkcie fir_fr16(), využitie IO funkcií pri ladení
ďalšie knižničné funkcie pre FIR filtráciu
- 6. Vývojový modul Analog Devices ADSP BF533 - EZ-KIT Lite (časť I)**
opis blokovej štruktúry, presmerovanie štandardných IO funkcií
demonštrácia spätného telemetrického kanálu
knižničná funkcia pre výpočet FFT
- 7. Vývojový modul Analog Devices ADSP BF533 - EZ-KIT Lite (časť II)**
pripojenie AD a DA prevodníkov, rozbor programov
implementácia navrhnutého FIR filtra, overenie charakteristík filtrov a práce v reálnom čase
témy zadaní - rozdelenie
- 8. Implementácia IIR filtra pomocou ADSP Blackfin**
rozbor programu pre IIR filter, analýza knižničných funkcií
práca na zadaní
- 9. Práca na zadaní**
- 10. Práca na zadaní**
- 11. Spracovanie videosignálu pomocou ADSP Blackfin**
princíp pripojenia a spracovania videosignálu pomocou ADSP BF533 EZ-KIT Lite
uloženie a základné spracovanie snímky videosignálu
- 12. Práca na zadaní, odovzdanie a obhajoba zadaní, zápočet**
podmienky udelenia zápočtu:
účasť na cvičeniach, **vypracovanie a obhájenie** zadaní (40 % počtu bodov ku skúške)

Okruh otázok z predmetu **SIGNÁLOVÉ PROCESORY**

(zimný semester 2016)

- 1. Trendy a perspektívy vo vývoji VLSI technológie**
hustota integrácie, napájacie napätie, príkon, ...
- 2. Základný model procesora pre ČSS - harvardská architektúra**
výhody, modifikácie používané v oblasti DSP
- 3. Klasifikácia signálových procesorov**
počet bitov, pevná , pohyblivá rádová čiarka, ...
- 4. Zlomkový formát procesorov Analog Devices ADSP BF53x - Blackfin**
- 5. Adresové módy procesora Analog Devices ADSP BF53x**
- 6. Bloková schéma signálového procesora Analog Devices ADSP BF53x**
- 7. Aritmeticko-logická jednotka ADSP BF53x**
- 8. Saturačná aritmetika, konvergentné zaokrúhľovanie, ...**
- 9. Adresová aritmetická jednotka ADSP BF53x**
- 10. Pamäťový model procesora ADSP BF53x**
- 11. On-Chip emulácia**
základný princíp, výhody a možnosti využitia, ...
- 12. Využitie obvodov PLL na generovanie hodinového signálu pre DSP**
základný princíp, výhody a možnosti využitia, rušenie
- 13. Základný princíp a využitie technológie hraničných testov**
norma IEEE JTAG 1149.1, testovacie nástroje, ...
- 14. Prevodníky na báze sigma-delta modulácie**
základný princíp, výhody a použitie
- 15. Kvantizačná chyba a tvarovanie spektra v sigma-delta prevodníkoch**
- 16. Prevzorkovanie v sigma-delta prevodníkoch**
- 17. Sigma-delta modulátor**
- 18. Digitálna decimálna filtrácia v prevodníkoch sigma-delta**
základné bloky, rovnice a zapojenia, ...
- 19. Všeobecné trendy vo vývoji signálových procesorov**
zväčšovanie interných pamätí, DMA radiče ...
- 20. Trendy vo vývoji dátových ciest moderných DSP**
špeciálne aritmetické módy, podpora pre VA, jednotky pre bitovú manipuláciu ...
- 21. DSP koprocesory**
výhody, význam, použitie, ...
- 22. Využitie VLIW architektúr v najnovších DSP**
- 23. Porovnanie SIMD rozšírení a princípu VLIW**
- 24. Všeobecná architektúra výkonného multimediálneho procesora**
- 25. Základné etapy tvorby programových a technických prostriedkov pre signálové procesory**
- 26. Trendy vo vývoji programových prostriedkov pre signálové procesory**
- 27. Vektorové spracovanie**
jazyk Numerical C, výhody z pohľadu vyšších programovacích jazykov
- 28. Klasifikácia paralelných architektúr (SIMD, MIMD...)**
- 29. Synchronne a asynchronne systolické polia**
základný princíp, porovnanie so synchronnými systolickými poľami
- 30. Klasifikácia hradlových polí z pohľadu použitej technológie**
- 31. Základné architektúry používané v oblasti hradlových polí**

- 32. Výhody hradlových polí pre ČSS**
nové stavebné bloky - násobičky, DSP bloky
vybrané rodiny obvodov Altera
- 33. Základný princíp distribuovanej aritmetiky**
princíp realizácie FIR filtra s využitím distribuovanej aritmetiky
- 34. Funkcie signálového procesora v mobilnom telefóne GSM**
bloková schéma GSM telefónu,
využitie DSP v spracovaní signálu v základnom pásme
- 35. Numericky riadený oscilátor a číslicové modulátory**
princíp činnosti,
princíp riešenia ASK, FSK, PSK, QPSK
- 36. Princíp priamej digitálnej syntézy (DDS)**
bloková schéma obvodu AD7008m
typické parametre (napr. obvody AD7008, AD9854)
- 37. Princíp signálových procesorov pre digitálne prijímače**
bloková schéma obvodu AD6620,
opis využitia v „softvérovom rádiu“

Poznámky:

Maximálne 10 študentov na jeden termín

Hodnotenie skúšky:

Zápočet: odovzdanie a **obhájenie** zadania* - **max. 40 bodov**

Otázka z problematiky preberanej na cvičení – **max. 10 bodov**

Písomná skúška - 10 otázok z okruhu otázok (**max. 5x10=50 bodov**)

Spolu 40+10+50=100 bodov

* pri odovzdávaní zadania je možné používať ľubovoľné materiály